

IC CARD INSERTION/EJECTION DETECTING CIRCUIT

Patent Number: JP4310193
Publication date: 1992-11-02
Inventor(s): SAITO KENICHI; others: 04
Applicant(s): HITACHI LTD
Requested Patent: ☐ JP4310193
Application Number: JP19910076082 19910409
Priority Number(s):
IPC Classification: G06K17/00; G06F1/18; G06F1/24
EC Classification:
Equivalents:

Abstract

PURPOSE:To prevent any abnormal condition such as run-away or the like by automatically restarting a system when an IC card is inserted/ejected while operating the system of an information processor.

CONSTITUTION:At the information processor, a detection circuit 3 is provided to detect the state of loading an IC card 1. When the IC card 1 is loaded or ejected after the system is activated, the detection circuit 3 resets the entire system, and the system is restarted.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-310193

(43) 公開日 平成4年(1992)11月2日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 K 17/00		B 8623-5L		
G 0 6 F 1/18				
1/24				
		7927-5B	G 0 6 F 1/00	3 2 0 J
		7927-5B		3 2 0 H

審査請求 未請求 請求項の数 2 (全 4 頁) 最終頁に続く

(21) 出願番号 特願平3-76082

(22) 出願日 平成3年(1991)4月9日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 斎藤 賢一

神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所マイクロエレクトロニクス
機器開発研究所内

(72) 発明者 上村 俊夫

神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所マイクロエレクトロニクス
機器開発研究所内

(74) 代理人 弁理士 小川 勝男

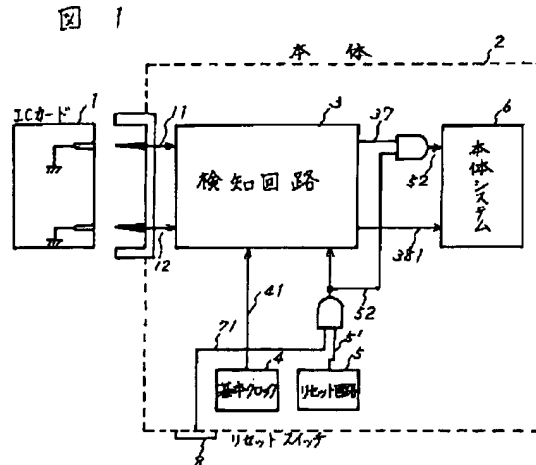
最終頁に続く

(54) 【発明の名称】 ICカード挿抜検知回路

(57) 【要約】

【構成】 情報処理装置にICカード1の装着状態を検知する検知回路3を設ける。システム起動後にICカード1を装着したり、抜いたりした場合、検知回路3がシステム全体にリセットをかけ、システムの再起動を行う。

【効果】 情報処理装置のシステム動作中にICカードを挿抜した場合、自動的にシステムを再起動することができ、暴走等の異常事態になるのを防ぐことができる。



【特許請求の範囲】

【請求項1】 情報処理機器のシステム起動中にICカードの抜き差しを行った場合、本体内でそれを検知しシステム全体を再起動することを特徴とするICカード挿抜検知回路。

【請求項2】 請求項1において、前記システム全体を再起動した場合に、前記情報処理機器の表示部へ警告を表示するICカード挿抜検知回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はパーソナルコンピュータ、ワードプロセッサなどの情報処理機器において、システム動作中にICカードの抜き差しを行った場合の動作を保証する回路に関する。

【0002】

【従来の技術】 従来のパーソナルコンピュータ（以下パソコン）、ワードプロセッサ（以下ワープロ）などの情報処理機器に拡張メモリ用のICカードを着脱する場合は、構造上、本体ケースを分解しなければならなかったため、システム動作中にICカードを着脱するという作業を行うことは不可能であった。しかし、近年、ICカードが日本電子工業振興協会で規格化され、ユーザがメモリ容量を容易に拡張できるようになり、情報処理機器も、システム動作中にICカードを挿抜できる構成となっている。

【0003】

【発明が解決しようとする課題】 上記従来技術でICカードが着脱可能のものでも、システム動作中にICカードを挿抜すると情報処理機器の正常な動作を保証できないと問題があった。本発明はユーザが誤って、システム動作中にICカードを挿抜した場合、システムの再起動を行うことにある。

【0004】 また、同様にシステムを再起動させ、ICカードを再度挿抜しないよう情報処理機器の表示部に警告を表示する。

【0005】

【課題を解決するための手段】 上記目的を達成するために、メーカー独自の専用ICカードの場合、コネクタにカード挿抜検知用の端子を設ける。また、日本電子工業振興協会で規格化されたICカードでは、専用の検知端子を用いる。

【0006】 ICカードの検知端子の信号を情報処理機器内の検知回路が検知し、システム動作中にICカードを抜き差しした場合には、本体全体にリセットをかけ、システムの再起動を行う。

【0007】 また、この場合に、システム再起動後、警告を情報処理機器の表示部に表示する。

【0008】 上記手段により、通電中にICカードが抜き差しされても、本体全体にリセットがかかり、システムが再起動するので、情報処理機器本体の動作が異常に

なったままになることを防ぐことができる。

【0009】

【作用】 ICカードの検知用端子に接続する本体回路側の端子は常時5V（Vcc）電源に抵抗を介してプルアップしている。ICカードがシステム動作中に接続されると、検知用信号が5V（以下ハイレベル）の状態からグラウンドレベル（GND、以下ローレベル）に変化する。また、ICカードが接続された状態でシステム動作中に抜いた場合、検知用信号はローレベルからハイレベルに変化する。この検知用信号のレベルが変化するのを検知することにより、本体をリセットする信号を生成する。

【0010】 また、システム起動中にICカードを抜き差しされたことを情報処理機器内に記憶しておき、システムが再起動した後、警告を情報処理機器の表示部に表示する。

【0011】 また、情報処理機器本体がパワーセーブモード、レジュームモードなどのように、本体機能は停止しているが、一部の機能にのみ通電されている場合にも、ICカードの挿抜を検知し、本体をリセットする。

【0012】

【実施例】 以下、本発明の一実施例を図1、図2により説明する。

【0013】 メーカー独自の専用ICカードの場合には、検知用端子を二本設け、情報処理機器本体側2にも同様の端子を設ける。専用ICカード側の検知用端子をグラウンドレベルに接続しておく。また、標準規格のICカードの場合は、図2のように36ピン、67ピンの検知用端子を用いる。システム動作中にICカード1が抜き差しされると検知信号11、12のレベルが変化する。この信号の変化により検知回路3が本体システム6へのリセット信号37（リセット信号52）を生成し、システム全体2をリセットする。

【0014】 また、図1の検知回路3の内部構成、動作について図2、図3を用いて説明する。

【0015】 電源をオンすると図1のリセット回路5が動作し、リセット信号51、52がアクティブになり、システム全体が初期化される。この時、図3の検知回路3内のフリップフロップ32、33、34がICカード1の装着状態を検知する。すなわち、ICカードが装着されていない場合、検知信号11、12は、本体側で5Vにプルアップされているので、ハイレベルとなり、アンドゲート31の出力もハイレベルになる。アンドゲート31の出力をフリップフロップ32、33、34が、基本クロック信号41に従ってサンプルし、保持する。この場合、排他的ORゲート35（以下EXORゲート）は、フリップフロップ32、33、34が、ICカード装着状態をサンプルし終ると出力が、ローレベルとなる。最終段のフリップフロップ36は、リセット信号52が解除されるまでリセットされ、出力Qはローレベ

3

ルとなる。リセット信号52が解除されると、EXORゲート51の出力を基本クロック41の立上りで保持する。この場合は、ローレベルを保持するので、フリップフロップ36の出力Qは、ローレベルのまま変化しない。リセット信号52が解除されると、システムが起動する。システム起動後、ICカード1を装着すると検知信号11、12がハイレベルからローレベルに変化し、ANDゲート31の出力もローレベルに変化する。ANDゲート31出力のローレベルをフリップフロップ32がサンプルすると、出力信号321がハイレベルからローレベルに変化し、出力信号341はハイレベルのため、EXORゲート35の出力はローレベルからハイレベルへ変化する。EXORゲート35出力のハイレベルをフリップフロップ36がサンプルすると、QN出力であるリセット信号37がローレベルとなる。リセット信号37がローレベルとなると図1のリセット信号52がアクテップ（ローレベル）となり、本体システム6がリセットされ、再起動する。

【0016】また、システム起動後に装着されていたICカード1を抜いた場合にも、装着した場合と同様に全体システム6がリセットされる。

【0017】また、ユーザリセット8によるシステム起動の場合でも、電源オンと同様の検知動作を行う。

【0018】次に、ICカード1をシステム起動後、装着したり、抜いたりしてシステムが再起動し、ユーザに警告を表示部6に表示する場合の一実施例について説明する。システム起動後に、ICカードを装着したり、抜いたりすると、リセット信号37（フリップフロップ36のQ出力）がローレベルとなり、ICカード1がシステム起動中に挿抜されたか否かを保持するためのフリップ

10

20

30

4

フロップ38の出力信号381の状態を本体システム6が再起動中または起動後に読みだし、ハイレベルであれば、ICカード1が挿抜されたと判断し、図4のように警告を表示部7に表示する。

【0019】これにより、ICカード1がシステム動作中に挿抜されても、システムを再起動することができ、暴走等の異常事態になることを防ぐことができる。また、ユーザに警告できるので、同じ過ちを繰り返すことを防ぐことができる。

【0020】

【発明の効果】本発明によれば、ICカードを通電中に装着したり、抜いたりした場合、自動的にシステム全体を初期化し再起動できるので、暴走等の異常事態になることを防ぐことができる。

【0021】また、ICカードを通電中に装着したり、抜いたりした場合、自動的にシステム全体を初期化し、再起動後、表示部に警告を表示できる同じ過ちを繰り返すことを防ぐことができる。

【図面の簡単な説明】

【図1】本発明の一実施例のICカードと情報処理機器のブロック図、

【図2】日本電子工業振興協会で規格化されたICカードのピン配置図、

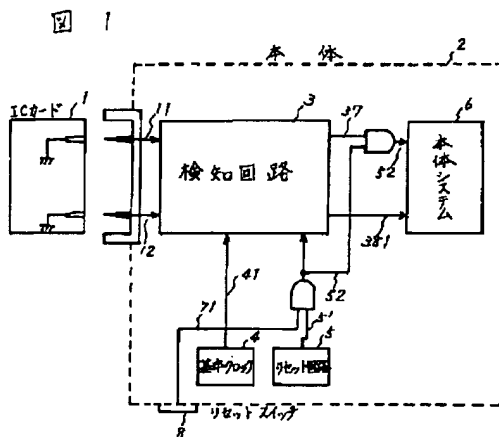
【図3】本発明におけるICカード挿抜検知回路図、

【図4】本発明の一実施例のICカードを挿抜した場合、ユーザへの警告の説明図。

【符号の説明】

- 1…ICカード、
3…検知回路、
4…基本クロック、
5…リセット回路。

【図1】



【図2】

図 2

No	端 子	No	端 子
1	GND	35	GND
2	信号	36	CD1-N(カード検知用)
16	信号	37	信号
17	Vcc	50	信号
18	信号	51	Vcc
33	信号	52	信号
34	GND	66	信号
		67	CD2-N(カード検知用)
		68	GND